

Методология и инструменты эффективного проектирования многослойных печатных плат со скоростными приложениями в САПР Altium Designer

Цель: получить опыт практического проектирования скоростных приложений на печатной плате (DDR3/4, USB3, PCI Express, Gigabit Ethernet).

Категории слушателей: разработчики и конструкторы, прошедшие начальное обучение по программе «Работа с пакетом САПР Altium Designer» (базовый уровень).

Срок обучения: 24 академических часа с включением практических занятий и выполнения итоговой работы.

Форма обучения: очная с отрывом от производства.

Режим занятий: 8 часов ежедневно.

Преподаватель: Кухарук В.С.

№	Наименование разделов, дисциплин и тем	Всего часов	По видам обучения	
			лекции	практические занятия
1	Теоретическая часть <ul style="list-style-type: none"> ▪ Примеры высокоскоростных интерфейсов. ▪ Параметры быстродействия. ▪ Модель линии передачи. ▪ Электрические параметры. ▪ Электрическая длина линии передачи. ▪ Помехи в линиях передачи. ▪ Согласование длинных линий. ▪ Потери в линиях передачи. ▪ Перекрестные помехи в линиях передачи. ▪ Методология проектирования скоростных приложений на многослойных печатных платах (МПП). 	6	6	–
2	Определение технологических параметров и основных правил <ul style="list-style-type: none"> ▪ Особенности проектирования плат для производства. ▪ Выбор технологических параметров платы. ▪ Задание правил проектирования. ▪ Режимы контроля правил. ▪ Размещение компонентов. 	1	1	–
3	Расчет структуры линий передач и стека ПП с учетом контроля импеданса <ul style="list-style-type: none"> ▪ Примеры линий передач. ▪ Дифференциальные линии. ▪ Параметры, которые необходимо учитывать при расчете волнового сопротивления. ▪ Выбор материалов и покрытий. ▪ Расчет волнового сопротивления. ▪ Формирование структуры МПП. ▪ Примеры структур МПП. 	2	1	1
4	Параметры переходных отверстий и создание фэнаутов	2	1	1

	<ul style="list-style-type: none"> ▪ Правила и примеры использования микроотверстий (глухих и слепых отверстий). ▪ Пример использования технологий обратного высверливания. ▪ Инструменты и варианты создания фэнаутов. ▪ Изменение параметров линий передач в области повышенной плотности (под BGA-корпусами). 			
5	Техника трассировки <ul style="list-style-type: none"> ▪ Варианты размещения и трассировки для пассивных компонентов. ▪ Геометрия изгиба трассировки. ▪ «Земля» и питание. ▪ Опорные слои (вырезы в полигоне). ▪ Путь возвратного сигнала. ▪ Дифференциальные пары. ▪ Линии передачи на плате. ▪ Фильтрация и заземление. 	1	1	–
6	Размещения и предварительная компоновка плат с DDR-памятью <ul style="list-style-type: none"> ▪ Обзор интерфейсов памяти DDR3/4. ▪ Структура сигналов и групп (классы цепей, дифференциальные пары, XSignals). ▪ Варианты топологий T-branch и Fly-By. ▪ Общие требования и ограничения к DDR3/4. ▪ Оптимизация связей (взаимозаменяемость выводов, ячеек, дифф. пар). ▪ Планирование размещения компонентов и сигналов по слоям. ▪ Задание правил трассировки DDR3/4. ▪ Импеданс и стек ПП. 	3	1	2
7	Трассировка высокоскоростных интерфейсов <ul style="list-style-type: none"> ▪ Установка правил для высокоскоростных сигналов и шин. ▪ Инструменты трассировки. ▪ Применение инструментов для ускорения трассировки и оптимизации проводников. ▪ Примеры (DDR4, USB3, PCI Express, Gigabit Ethernet). 	4	1	3
8	Согласование длины проводников <ul style="list-style-type: none"> ▪ Общие сведения о тайминге в линиях передач. ▪ Маршрут согласования длин трасс. ▪ Инструменты согласования длин. ▪ Примеры (DDR4, USB3, PCI Express, Gigabit Ethernet). 	1	–	1
9	Формирование распределенной системы питания и заземления <ul style="list-style-type: none"> ▪ Расчет параметров силовых цепей (ширина проводников, полигонов, параметры переходных отверстий). 	3	1	2

	<ul style="list-style-type: none"> ▪ Размещение полигонов питания и опорных слоев. 			
10	Контроль правил проектирования DRC и DFM <ul style="list-style-type: none"> ▪ Инструменты контроля правил. ▪ Вывод отчета. ▪ Устранение ошибок при нарушении правил. 	1	–	1
	ИТОГО	24	13	11