

СОЗДАНИЕ И ТЕСТИРОВАНИЕ IBIS-МОДЕЛИ В САПР HYPERLYNX ФИРМЫ MENTOR GRAPHICS ДЛЯ УСТРОЙСТВ ТЕЛЕКОММУНИКАЦИЙ

Кухарук В.С.

В сетях и устройствах телекоммуникаций широкое распространение получила высокоскоростная технология Gigabit Ethernet. Особенностью данной технологии является широкий частотный диапазон аналоговых и цифровых сигналов (десятки и сотни МГц). Разработка печатных плат (ПП) для данных устройств является сложной задачей. При трассировке ПП возникают проблемы связанные с нарушением целостности сигнала, электромагнитной совместимости (ЭМС), наводок. Для выявления ошибок трассировки проводников и размещения компонентов на ранних этапах проектирования используется моделирование.

Параметры для моделирования могут быть представлены в виде файла описания схемы в стандарте SPICE (Simulation Program with Integrated Circuit Emphasis) или файла спецификации стандарта IBIS (I/O Buffer Information Specification). Для моделирования вх./вых. сигналов на ПП вполне достаточно IBIS-моделей. Модель по этой технологии проектируется проще и рассчитывается быстрее, чем полная модель на уровне отдельного транзистора. Часто бывает, что IBIS-модель отсутствует, возникает потребность в её создании и проверки её на адекватность заданным параметрам. Ниже будет приведён пример создания IBIS-модели и её тестирование, когда известны параметры и данные модели.

IBIS-модель – это внешнее описание электрического устройства, как “черного ящика”, без учёта его внутренней структуры и особенностей функционирования. Параметры IBIS-модели получаются на основе знания вольт-амперной характеристики для различных логических состояний выводов по постоянному току, паразитных параметров корпуса и передаточных характеристик на идеальной резистивной нагрузке. Такой подход означает, что получить IBIS-модель можно выполнив, полное SPICE-моделирование внутренней схемы устройства или физически выполнить ряд тестовых измерений с готовой ИС.

Такие модели могут быть рассчитаны с помощью САПР для анализа целостности сигналов, например в пакете HyperLynx фирмы Mentor Graphics.

В САПР HyperLynx используется пакет Visual IBIS Editor для создания и редактирования IBIS-моделей. Также можно использовать приложение Easy IBIS Wizard, пакет переводит параметры модели в стандартный формат IBIS. Первым этапом данного пакета, является выбор корпуса, число выводов, и значения паразитных параметров корпуса (R,L,C) (Рис.1). Если выводы имеют одинаковые паразитные параметры, используется эти значения как стандартные (Рис. 2).



Рис. 1. Выбор паразитных параметров для корпуса

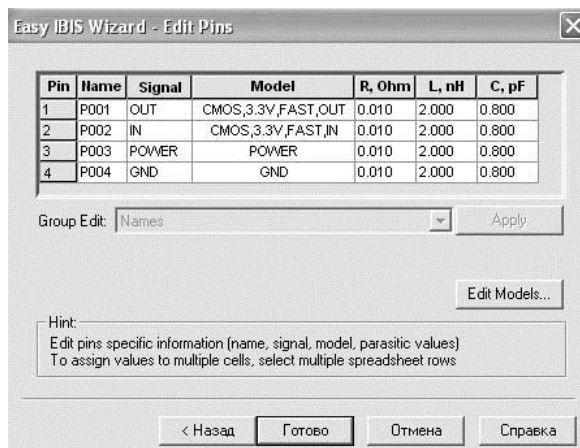


Рис. 2. Выбор паразитных параметров и буферов для каждого сигнала

Также нужно выбрать для каждого сигнала буфер (MOD-модель) (сокращенно от model), если его нет, его можно создать и отредактировать в пакете Databook IC Models. В данном случае используются буферы:

- CMOS,3.3V,Fast,Out
- CMOS,3.3,Fast,In.

Каждая модель содержит как входные, так и выходные параметры. Входная модель это резистор на “земле” и дополнительно фиксирующие диоды (один на каждый канал). Выходная модель это пара передающих транзисторов и дополнительно фиксирующие диоды. Передающие транзисторы можно соединить, как нормальные выходы, так и открытый сток или открытый исток. Транзисторы могут иметь любой стандартный тип: CMOS (КМОП), ECL (ЭСЛ), Schottky (Шотки), “Ramp” (позволяет создавать передающий резистор, который переключается между положением выключенным и значением сопротивления) или “Open” (удаляет этот транзистор из передающей подсистемы, и используется для выходов с открытым коллектором или открытым стоком).

Сопротивление передающего транзистора “Resistance” – когда транзистор переключается. Его значение в средней точке наклона вольтамперных кривых можно найти в документации на ИС. Для моделей MOD, время переключения “Slew time”, переключения между 10% и 90% колебанием выходного сигнала.

Напряжения смещения “Offset voltage” моделирует внутреннее смещение выходных транзисторов. Это напряжения смещения добавляется к V_{ss} для расчета выходных напряжений низкого уровня “Low”.

Фиксирующие диоды доступны как для входных, так и для выходных портов. Применяются фиксирующие кремниевые “Silicon” диоды и Шотки “Schottky”. Сопротивление диода это наклон вольтамперной кривой при полностью включенном диоде.

Емкость буфера “Capacitance”, общая емкость на входе и выходе. Она включает фиксирующие диоды, передающие транзисторы (стоковые переходы), входные транзисторы (оксид под затвор), и металл трассировки в ИС. Емкость входного буфера может отличаться от емкости выходного буфера. Вход также имеет входное сопротивление и дополнительно, фиксирующие диоды. “VIN” и “VIL” являются входными порогами логики.

По умолчанию напряжения питания “Default power supply”, при котором работает буфер, другое опорное напряжение “земля”.

Для входа и выхода двунаправленного буфера, входные и выходные характеристики могут совершенно отличаться. Если буфер имеет только вход или только выход, то в модели MOD создаются оба набора характеристик. Чтобы исключить случайное использование модели в “неправильном” направлении, можно использовать очень высокое выходное сопротивление и очень малое входное сопротивление для “запрещенной” полярности.

Параметр передатчика “Vmeasure” и параметры приемника “VIN” и “VIL” используются как точки старта и остановки, при измерении задержки от вывода до вывода в Board Wizard. Тестовые нагрузочные компоненты производителя “Rload”, “Vload”, “Rload”, и “Cload” применяют для измерения задержек. Моделирование с этой нагрузкой задает смещение для коррекции задержки сигнала на плате, чтобы включить как задержку распространения через ИМС на известную нагрузку, так и моделированную задержку распространения от вывода до вывода в передающей линии.

Параметры выходного буфера:

Выход драйвера “Output drivers”:

- Высокий уровень “HIGH” – сопротивление “Resistance” – 5.0 Ом, время переключения “Slew time” – 1.00 нс, напряжения смещения “Offset voltage” – 0 В.
- Низкий уровень “LOW” – сопротивление “Resistance” – 3.0 Ом, время переключения “Slew time” 1.00 нс, напряжения смещения “Offset voltage” – 0 В.

Фиксирующие диоды (Clamp diodes):

- Высокий уровень “HIGH” – тип – кремний “Silicon”, сопротивление “Resistance” – 15.0 Ом.
- Низкий уровень “LOW” – тип – кремний “Silicon”, сопротивление “Resistance” – 15.0 Ом.

Напряжения питания “Default power supply” – 3,3В, емкость буфера “Capacitance” – 8 пФ. Параметр передатчика “Vmeasure” – 1,5 В, сопротивление нагрузки “Rload” 1000 Ом, напряжение нагрузки “Vload” 0 В, емкость нагрузки “Cload” – 50пФ.

Параметры входного буфера:

Вход (Input):

- сопротивление “Resistance” – 999999.0 Ом, напряжения смещения “Offset voltage” – 1.65 В.

Фиксирующие диоды “Clamp diodes”:

- Высокий уровень “HIGH” – тип – кремний “Silicon”, сопротивление “Resistance” – 15.0 Ом.
- Низкий уровень “LOW” – тип – кремний “Silicon”, сопротивление “Resistance” – 15.0 Ом.

Емкость буфера “Capacitance” – 4 пФ, параметр приемника “Vih” – 2.00 В, “Vil” – 0.80 В

Если все параметры введены, можно сохранить модель и открыть её (Рис. 3).

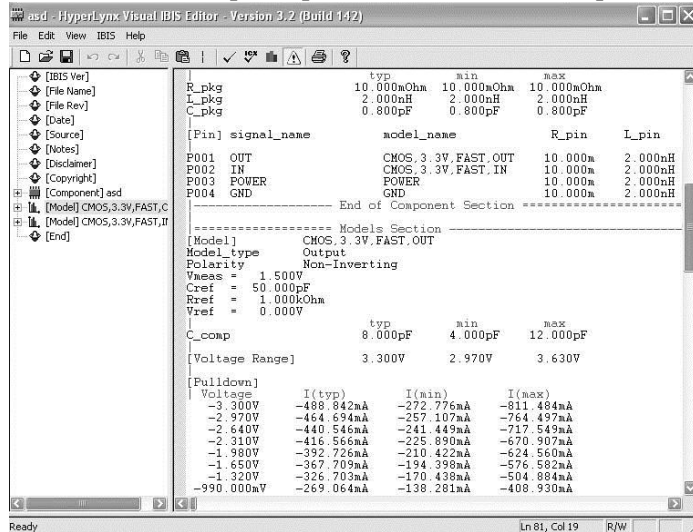


Рис. 3. IBIS-модель

назначена эта модель буфера. Данные всегда вводятся в порядке “TYP/MIN/MAX”.

Для проверки модели, необходимо проверить значения “VMEAS”, “VIN” и “VIL”, которые используются для временных измерений. Также необходимо проверить значения “Rref”, “Cref”, “Vref”, которые определяют нагрузку, для измерений скорости фронта они должны совпадать с ТУ на ИС. При проверке модели, необходимо запустить приложение IBIS Parser и проверить синтаксические ошибки, если они есть исправить их.

Для тестирования IBIS-модели, необходимо запустить пакет LineSim (Рис. 4). Выбрать IBIS-модель, которая была создана ранее и сигнал для моделирования (Рис. 5).

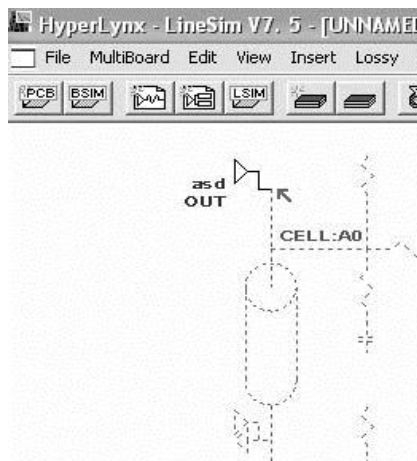


Рис. 4. Вывод OUT в пакете LineSim

Также есть возможность запустить приложение View IBIS Data и выбрать сигнал и проверить его параметры и ВАХ. Данные должны быть для “Pullup”, “Pulldown”, и “Pin Info”. Для увеличения точности моделирования в высокоскоростной модели должны существовать кривые “Rising” и “Falling”. Данные фиксации должны быть включены в кривые “pullup/pulldown”, или могут содержаться в отдельных кривых. Токи фиксации должны также быть включены в кривые “pullup/pulldown”.

Ключевые слова IBIS начинаются и открывают квадратные скобки “[]”, в первой колонке. При выборе [Component] asd, можно удостовериться, что каждому выводу назначена модель. Неиспользуемые выводы назначаются модель NC. Если паразитные значения вывода отличаются от стандартных, то они отображаются в секции выводов. В противном случае для этого используется стандартные значения (R_pkg для R_pin, C_pkg для C_pin, и L_pkg для L_pin). При выборе [Model] CMOS, 3.3V, FAST, OUT, будут видны таблицы данных для этой модели буфера. Эти данные

применяются для каждого вывода, которому

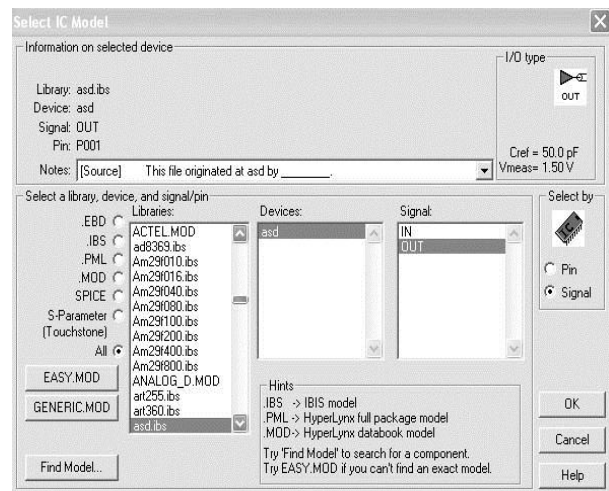


Рис. 5. Выбор сигнала OUT

Визуальная проверка кривых может помочь в нахождение возможных проблем. Одна из типичных проблем встречающихся в моделях это не монолитная ВАХ или сбой кривой фиксирующего диода. Инверсия наклона в кривых ВАХ может стать возможной причиной проблем сходимости для моделирования. Другая общая проблема это чрезмерно большой ток в диодах; что может привести к проблемам числового переполнения.

Затем необходимо использовать встроенный в САПР HyperLynx осциллограф “Digital Oscilloscope”. Расположить зонд на выходе сигнала и запустить симулятор (Рис. 6).

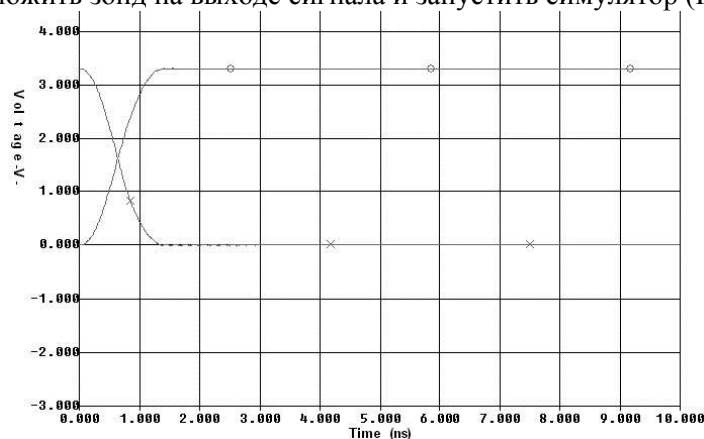


Рис. 6. График изменения напряжения относительно времени

На полученном рисунке видно, что скорость нарастания фронтов (1нс) и уровни напряжения (3,3 В) совпадают с ТУ, что говорит о адекватности модели ТУ. Для тестирования буфера, также можно подсоединить нагрузку. Нагрузки в схеме можно изменить, в зависимости от того, как необходимо протестировать буфер. Запуск моделирования переднего и заднего фронта позволяет проверить уровни напряжений и скорости фронтов. Также, при тестировании, необходимо использовать значения Rref, Cref, Vref производителя ИС, с этими нагрузками, скорость фронта передатчика и амплитуды сигналов должны совпадать со спецификацией. Если заменить нагрузку несогласованной передающей линией и использовать созданную модель на передатчике, то можно проверить фиксирующие диоды и напряжения фиксации.

Рассмотренный пример описания IBIS-модели позволяет создать спецификации буферов ввода/вывода современных микросхем, высокоскоростных интерфейсов, не раскрывая подробностей об их внутреннем устройстве. Производители могут с помощью IBIS-модели конкретно показать достоинства новых конструкций, не раскрывая фирменных секретов конкурентам. С помощью САПР HyperLynx фирмы Mentor Graphics были созданы IBIS-модели буферов микросхемы DP83865 фирмы National Semiconductor. Данная микросхема является контроллером физического уровня интерфейса IEEE 802.3 1000 Base-T. Решены проблемы при трассировке дифференциальных пар и разработана топология 6-слойной ПП.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Говард Джонсон, Мартин Грэхем. Высокоскоростная передача цифровых данных. Высший курс черной магии. Издательский дом “Вильямс”, 2005 г.
2. Учебные материалы по HyperLynx фирмы Mentor Graphics. <http://www.mentor.com/>
3. IBIS Modeling Cookbook», prepared by the IBIS Open Forum, approved September 15, 2005, <http://www.eigroup.org/ibis/>

V.S. KUHARUK

CREATION AND TESTING OF IBIS-MODEL IN HYPERLYNX CAD BY MENTOR GRAPHICS COMPANY FOR TELECOMMUNICATIONS DEVICES

This article describes a technique of creation and testing of IBIS-model in HYPERLYNX CAD by Mentor Graphics company. The considered example of the IBIS-model description allows to create input-output buffers specifications of modern high-speed microcircuits. This method intended for elimination of problems such as signal integrity, EMC and crosstalk.